## Zadanie:

FET s prechodovým hradlom typu BF245 má pracovať pri napájacom napätí =25V v pracovnom bode V tomto pracovnom bode má hodnoty: y21 = 3,5mS a y22 = 25mS. Najvyšší výškový prúd je pri . Pri je .

Aké charakteristické hodnoty bude mať pri zapojení so spoločnou elektródou source pod obrázku?

//IGSS – current cut-off

## Zadanie\_en:

FET with walkthrough gate, type BF245 has to work at supply voltage =25V in the working point In this working point has values: y21 = 3,5mS and y22 = 25mS. The larger residential current is at . At is .

What will be the characteristic values at the circuit with the common source electrode by the picture?

## NF\_definície:

**Vstupný odpor** **rIN** pre striedavý signál je taký odpor, ktorým zosilňovač zaťažuje zdroj signálu. Je tvorený paralelným zapojením RGS a RG.

**Výstupný odpor rOUT** je odpor, ktorý sa prejavuje ako vnútorný odpor zosilovacieho stupňa pri pripojení záťaže. Je tvorený paralelným zapojením odporov RD a rDS.

**Napäťové zosilnenie AU**je súčinom strmosti a výstupného odporu pre striedavý signál.

**Fázový posun signálu**

Ak je FET budený kladnou polvlnou striedavého signálu, zvýši sa predpätie hradla. Tým sa zväčší prúd drainu, ktorý vyvolá väčší úbytok napätia na odpore v obvode drainu RD. Ten vyvolá zníženie napätia UDS medzi drainom a sourcom. Na výstupe sa objaví záporná polvlna. V zapojení so spoločnou elektródou source je preto fázový posun medzi vstupným a výstupným napätím .

## NF\_definície\_en:

**Input resistance** r**in** for the common mode signal is the resistance, by which the amplifier load the source of signal. I tis created by parallel connection RGS and RG.

**Output resistance rout** , which come through as an internal resistance of amplifying level after connecting a charge. It is created by parallel connection RD and RDS.

**Voltage amplification AU**is the product of steepness and output resistance for the common mode signal.

**Signal phase change**

If the FET is excited with the positive half-wave of common mode signal, self-bias of the gate is increased. Current through drain is larger and is invoking more loss of voltage on the resistance in the circuit of drain Rd. This calls decreasing the Uds voltage between the source and drain. At the output is the negative half-wave. In the circuit with the common source electrode is the phase change between the input and the output voltage .

## NF\_zos\_text:

Najdôležitejšie charakteristické veličiny sú:

* vstupný odpor pre striedavý signál **rin**
* výstupný odpor pre striedavý signál **rout**
* napäťové zosilnenie **AU**
* fázový posun medzi vstupným a výstupným signálom

## NF\_zos\_text\_en

The most important values are:

* input resistance for the alternative signal **rin**
* output resistance for the alternative signal **rout**
* voltage gain **AU**
* phase change between the input and the output signal

## NF\_zos. vzťahy:

## Sledovač\_definicie:

**Vstupný odpor rIN**v zapojení so spoločnou elektródou drain sa skladá z RGS, vynásobeného súčinom strmosti a odporu v obvode source, k čomu je paralelne pripojený odpor RG, slúžiaci k nastaveniu potenciálneho hradla.

**Výstupný odpor rOUT** pre zapojenie so spoločnou elektródou platí uvedený vzťah, kde S je strmosť.

**Napäťové zosilnenie AU** je v zapojení so spoločnou elektródou vždy menší ako 1.

**Fázový posun signálu**

Ak je FET budený kladnou polvlnou striedavého signálu, nezvýši sa len predpätie hradla, ale sa zväčší aj prúd na draine. Tím sa ale zvýši aj úbytok napätia na odpore v obvode source RS. Takže na výstupe sa objaví kladná polvlna. V zapojení so spoločnou elektródou source je fázový posun medzi vstupným a výstupným napätím . Pretože v tomto zapojení signál na elektróde source presne sleduje vstupný signál, býva toto zapojenie označované ako sledovač.

## Sledovač vzťahy:

## Dif\_zos\_definície:

Vzhľadom na rozdielne vlastnosti diferenciálneho zosilňovača pri súhlasom a rozdielovom vstupom napätí, je výhodné rozložiť vstupné napätie UI1 a UI2 na **vstupné napätie súhlasného módu** resp. **súhlasné vstupné napätie** UCM (Common Mode) a **vstupné napätie rozdielového módu** UDM (Differential Mode)

**Zosilnenie rozdielového napätia** resp. **napäťový zisk** diferenciálneho zosilňovača AD v diferenciálnom móde bude pre rozdielové zložky vstupných napätí definovaná vzťahom uvedeným.

**Zosilnenie súhlasného napätia** ACM diferenciálneho zosilňovača je v ideálnom prípade nulové. V skutočnosti závisí od hodnoty vnútorného odporu rK prúdového zdroja IK

## Dif\_zos\_definície\_en:

Due different features of differential amplifier at the common and differential input voltage is useful to spread the input voltage UI1 and UI2 to common input voltage (UCM) and differential input voltage (UDM)

Amplification of differential voltage or more precisely differential amplifier voltage gainAD in differential mode will be for the distinct parts of the input voltages defined by the shown formula.

Amplification of common voltage ACM of differential amplifier is in the ideal case zero. In real i tis depending on the value of the internal resistance rK of current source IK

## Dif\_zos\_text:

Vzťahy:

* súhlasné vstupné napätie **UCM**
* rozdielové vstupné napätie **UDM**
* zosilnenie rozdielového napätia **AD**
* zosilnenie súhlasného napätia **ACM**

## Dif\_zos\_text\_en:

Formulas:

* common mode input voltage **UCM**
* differential input voltage **UDM**
* differential voltage gain **AD**
* common mode voltage gain **ACM**

## Dif\_zos. vzťahy: